

РАЗРАБОТКА БЛОКА ФУНКЦИОНАЛЬНОГО КОНТРОЛЯ БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМ ЗАПОМИНАЮЩИХ УСТРОЙСТВ ДЛЯ ПРОВЕДЕНИЯ ИСПЫТАНИЙ НА РАДИАЦИОННУЮ СТОЙКОСТЬ

Б. В. Цыганков, М. М. Леплявкина, М. В. Булатов

ФГУП «РФЯЦ-ВНИИЭФ», г. Саров Нижегородской обл.

Разработан блок функционального контроля (БФК), предназначенный для использования при испытаниях на моделирующих установках ФГУП «РФЯЦ-ВНИИЭФ» [1] радиационной стойкости больших интегральных схем (БИС) запоминающих устройств (ОЗУ, ПЗУ, ППЗУ) в режиме хранения, а также для тестирования и выявления режимных и предельных значений параметров функционирования БИС запоминающих устройств (ЗУ). Устройство является логическим продолжением работ [2, 3] и адаптировано для работы с микросхемами, разработанными по КМОП и ТТЛ технологиям, с наиболее распространенным и используемым при создании микропроцессорных устройств параллельным интерфейсом обмена.

Основные технические характеристики:

- размерность шины данных – 8;
- разрядность шины адреса:
 - основных – 16;
 - дополнительных – 3;
- мультиплексированный и демultipлексированный режимы работы информационных шин;
- однонаправленный и двунаправленный режимы работы шины данных;
- совместимость КМОП и ТТЛ входных и выходных сигналов;
- энергонезависимое хранение данных;
- компактное конструктивное исполнение;
- диапазон рабочих температур 0–50 °С.

БФК построен по магистральной архитектуре.

Структурная схема приведена на рис. 1.

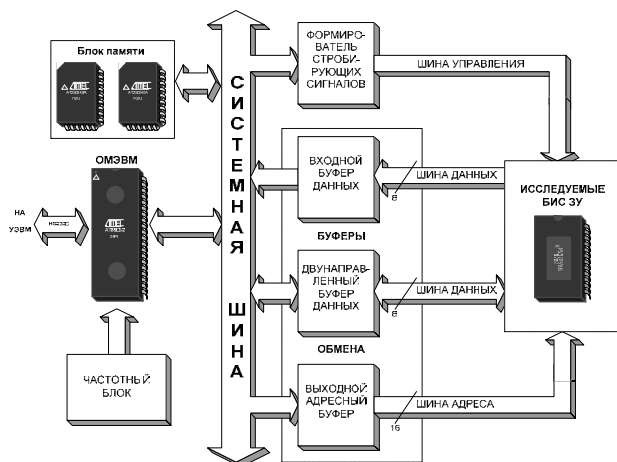


Рис. 1. Структурная схема блока функционального контроля

Блок памяти состоит из двух микросхем Flash памяти фирмы Atmel по 4 Мб каждая. Блок предназначен для сохранения исходных и экспериментальных данных, а также некоторых внутренних регистров однокристальной микроЭВМ (ОМЭВМ) для последующего восстановления состояния после кратковременного или продолжительного выключения питания. Буферы обмена предназначены для обмена данными с исследуемыми ЗУ. Функционально данный блок не только выполняет буферизацию шины адреса и данных, но и усиливает, и согласует выходные и входные сигналы. Для подключения к БФК отечественных микросхем, помимо стандартных для западных микросхем сигналов, формируются дополнительные специализированные сигналы. Все генерируемые сигналы можно разделить на две группы: импульсные и квазистатические. Импульсные сигналы различной длительности формируются и меняют свое логическое состояние, неоднократно тактируя те или иные операции в течение цикла обмена данными. Квазистатические сигналы формируются на все время цикла обмена данным, и их состояние в течение этого цикла не изменяется. Стробующие сигналы представлены в таблице.

Генерируемые стробующие сигналы

| | Импульсные | Квазистатические |
|----------------------------|-----------------|------------------|
| Выбор микросхемы | ~CS и CS | |
| Сигнал записи | ~WR и WR | |
| Сигнал чтения | ~RD и RD | |
| Сигнал запись-чтение | ~WR/RD и WR/~RD | |
| Разрешение фиксации адреса | ~ALE и ALE | |

Частотный блок генерирует набор основных рабочих частот, необходимых для ОМЭВМ, по внешней команде происходит их переключение для изменения скорости работы самой ОМЭВМ и длительности генерируемых стробовых сигналов. Для проведения динамических испытаний БФК имеет оптический вход внешней синхронизации синхронного запуска от МППС [4] для совместной работы с линейным индукционным ускорителем [5].

Для расширения возможностей БФК в его состав входят два дополнительных блока – блок измерения потребления тока исследуемого ЗУ и блок определения время потери работоспособности (ВПР) исследуемой ЗУ. Блок измерения потребления тока представляет собой набор усилительных каскадов для регистрации напряжения на резистивном шунте посредством цифрового регистратора TDS3034B [6]. Блок ВПР генерирует на испытываемом ЗУ по выбранному пользователем адресу последовательность управляющих сигналов, электрические сигналы, определяющие реакцию микросхемы, преобразовывает в оптические и передает на оптико-электрические преобразователи цифрового регистратора TDS3034B. Осциллограмма работы блока ВПР с микросхемой приведена на рис. 2.

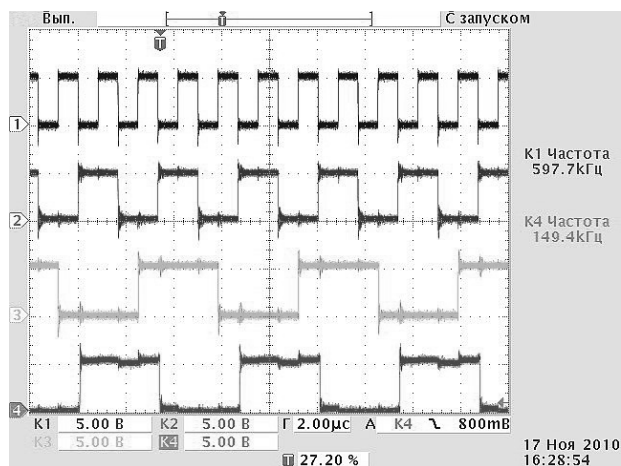


Рис. 2. Осциллограмма работы блока определения ВПР: 1 канал – выходной сигнал $\sim CS$ (выбор кристалла) на ЗУ; 2 канал – выходной сигнал $\sim WR/RD$ (запись или чтение) на ЗУ; 3 канал – выходной сигнал DI (входные данные) на ЗУ; 4 канал – входной сигнал с ЗУ DO (выходные данные)

ОМЭВМ управляет всеми имеющимися блоками и контролирует все протекающие процессы. Это интеллектуальное устройство на основе микросхемы фирмы Atmel с MSC51 совместимой системой команд, которое осуществляет:

- активацию, генерацию управляющих сигналов и обмен данными по 8-проводной параллельной шине;
- экспресс-обработку результатов;
- обмен данными, запись исходных и чтение экспериментальных данных с исследуемыми ЗУ через буферы обмена;
- обмен данными с блоком памяти осуществляется при использовании программно-защищенных алгоритмов;
- командно-информационное взаимодействие с управляющей ЭВМ.

Программное обеспечение ОМЭВМ реализовано на языке высокого уровня PL/M-51 с использованием блочно-структурированного подхода. В качестве

исходных данных ОМЭВМ изначально содержит нулевой, единичный и шахматный испытательные коды. Кроме стандартных испытательных кодов предоставляется возможность создания своего уникального кода. Числовое значение и повторяемость кода определяет пользователь. Кроме этого ОМЭВМ на различных скоростях выполняет анализ исходных и экспериментальных данных, основанный на сравнении информации до и после эксперимента, такой как подсчет числа ячеек, изменивших логическое состояние с указанием адреса. Разработчиками предусмотрена возможность внесения изменений в программное обеспечение ОМЭВМ для добавления испытательных кодов, алгоритмов обработки полученной информации и новых методов тестирования микросхем в зависимости от требований заказчика.

Испытываемые микросхемы устанавливаются на печатной плате в корпусе из проводящего материала для защиты от механических воздействий и электромагнитных помех. Выводы испытываемых микросхем подключаются к требуемым контактам разъема в зависимости от типа исследуемых микросхем. В случае если испытываемые БИС являются ОЗУ, для них может быть предусмотрен автономный источник или другие цепи питания. Перед проведением эксперимента блок с испытываемыми микросхемами подключается к БФК для записи одного из испытательных кодов. Если в качестве испытываемых микросхем используются ПЗУ или ППЗУ, то они программируются заранее, а с помощью БФК производится считывание контрольных данных. Также считывание контрольных данных может быть использовано, если испытываемые микросхемы ОЗУ имеют инверсные выводы данных. В обоих случаях БФК, считав контрольные данные, размещает их в своей памяти. Считывание экспериментальных данных осуществляется в моменты времени, определяемые пользователем, причем в интервалах между ними может допускаться выключение устройства.

ПО верхнего уровня написано на языке C++ [7, 8], с использованием библиотеки MFC. Программный комплекс выполняет следующие задачи:

1. Отладка протокола связи.
2. Тестовые операции подключения микросхемы.
3. Обеспечение испытаний в статическом режиме:
 - запись испытательных кодов (единичный, нулевой, шахматный) в ОЗУ;
 - проверка записанных кодов;
 - прямое считывание данных из ОЗУ через ОМЭВМ в УЭВМ.
4. Считывание данных после облучения из блока памяти.
5. Подсчет и выдача в графическом виде количества ошибок во времени.

Возможный вид диалогового окна пользовательского интерфейса представлен на рис. 3.

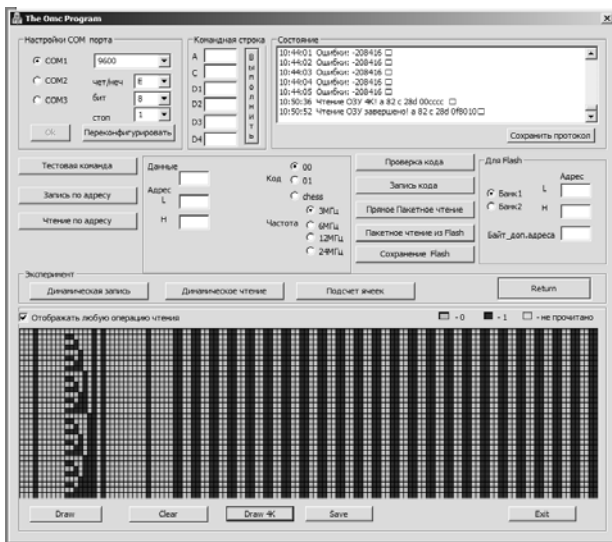


Рис. 3. Активное окно интерфейса пользователя

Первоначально активны только команды конфигурирования COM порта. Оператор выбирает необходимые параметры порта: скорость передачи; контроль четности, количество стоп- и передаваемых бит и т. д. После успешного открытия порта в программе формируются структуры, необходимые для управления COM портом. Справа формируется окно протокола, в котором фиксируются все выполняемые действия и время вызова команд. Протокол может быть сохранен в любое время в файл протокола, имеющий текстовый формат. Слева от окна протокола находится окно «Командная строка». Окно становится активным после успешного открытия порта. Команды в нем вводятся в 16-ричном формате. Выполнение любой команды и отклик на нее отражаются в окне состояния. Исполняются команды после нажатия на кнопку соответствующей команды:

1. Тестовая команда. После выполнения команды в окне протокола выводится стандартное значение.
2. Запись по адресу. Для выполнения команды необходимо в строке адреса ввести отдельно старшую и младшую половины адреса. В строке «Данные» вводится записываемое значение.
3. Чтение по адресу. Для выполнения команды также необходимо в строке адреса ввести отдельно старшую и младшую половины адреса.
4. Проверка кода и запись кода. Пользователь выбирает код и частоту работы ОМЭВМ. Отклик на команду выводится в окне протокола в соответствии с результатом выполнения команды.
5. Прямое пакетное чтение. Для выполнения операции выбирается адрес в строках адреса: младший и старший. Читается 16 байт данных или 128 ячеек памяти. При включенном индикаторе «отображения» строка выводится на экране отображения. В окне протокола стандартным образом отображаются 16 прочитанных байт и адрес для последующего чтения.

6. Пакетное чтение из Flash памяти. Для выполнения команды выбирается банк данных, а в соответствующих строках адреса – младший и старший адреса, а также байт дополнительного адреса. В окне протокола вернутся 16 байт данных, старший и младший байты следующего адреса чтения.

7. Сохранение данных из выбранной Flash-памяти. Процесс сохранения отражается в строке индикации. Количество сохраненных байт, номер банка памяти и имя файла для сохранения данных выводятся в окне протокола, при этом будет предложено имя файла «ГГ-ММ-ДД_чч-мм_ОЗУ4К».

8. Команда DRAW 4K отображает состояние ячеек всего ОЗУ. Выведенные на экране данные сохраняются в назначенный текстовый файл командой SAVE. Экран очищается командой CLEAR. Кроме того, прочитанные данные из ОЗУ можно увидеть с помощью команды DRAW.

Для некоторых видов испытаний по команде «Подсчет ячеек» выводится Окно ошибок, на котором отображается график накопления количества ошибок во времени. Возможный вид программы с окном контроля ошибок представлен на рис. 4. В верхнем правом углу этого окна располагается время начала отсчета, количество ошибок видно в окне протокола.

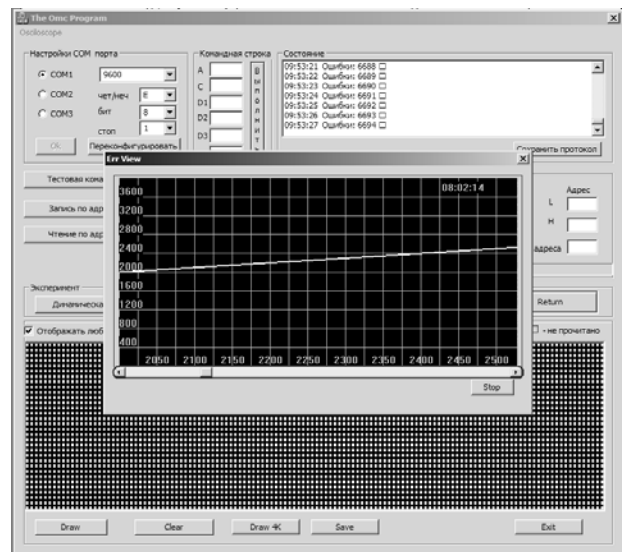


Рис. 4. Возможный вид пользовательского интерфейса с окном контроля ошибок

В результате проделанной работы разработан и собран макетный образец блока функционального контроля БИС ЗУ с дополнительными модулями, расширяющими его возможности. Разработанное ПО ОМЭВМ и УЭВМ обладает достаточной гибкостью и совместимостью, а также легко адаптируется под требования заказчика. Разработанный макет БФК БИС ЗУ обладает компактностью и малым весом, он может быть использован как один из компонентов рабочего места испытателя РЭА. Относительно низкая стоимость делает его конкурентоспособным с зарубежными аналогами.

Литература

1. Voinov M. A., Gerasimov A. I., Gordeev V. S. et al. Complexes on the Basis of High-Current Linear Induction Accelerators and Pulse Nuclear Reactors // ВАНТ. Сер. Ядерно-физические исследования. Харьков: ННЦ ХФТИ, 1999. № 3. С. 82–84
2. Цыганков Б. В., Кудрявцев Ю. Г. Программируемый логический анализатор для испытаний радиационной стойкости больших интегральных схем запоминающих устройств // Сб. докл. V научно-технической конф. «Молодежь в науке». Саров: РФЯЦ-ВНИИЭФ, 2007. С. 228–330.
3. Цыганков Б. В., Хвостов В. В. Разработка автоматизированного рабочего места испытателя интегральных микросхем и полупроводниковых приборов // Там же. С. 331–334.
4. Цыганков Б. В., Хвостов В. В. Разработка многоканального программируемого генератора пусковых сигналов // Сб. мат. докл. Нижегородской сессии молодых ученых. Технические науки. Н. Новгород, 2007. С. 112–113.
5. Цыганков Б. В., Хвостов В. В., Травкин В. В., Наумов Н. П. Система низковольтной синхронизации линейного индукционного ускорителя на основе многоканального программируемого генератора пусковых сигналов // Сб. докл. VII научно-технической конф. «Молодежь в науке». 28–30 октября 2008. Саров: РФЯЦ-ВНИИЭФ, 2009. С. 304–307.
6. Цыганков Б. В., Хвостов В. В., Травкин В. В., Наумов Н. П. Автоматизированная система регистрации электрических сигналов на основе цифровых осциллографов серии TDS 3000 В // Мат. междунард. научно-технической конф. «Информационные системы и технологии ИСТ-2008». Н. Новгород: НГТУ, 2008. С. 165.
7. Visual C++.NET библия пользователя / Т. Арчер, Э. Уайтчепел. Москва – С.Петербург – Киев: «Диалектика», 2003.
8. Шеферд Д. Программирование на Visual C++.NET. СПб.: Изд-во «Питер», 2005.