

ИНТЕРФЕЙС ПОЛЬЗОВАТЕЛЯ ПОДСИСТЕМЫ «МОДЕЛИРОВАНИЕ СА»

А. Н. Липатов, В. А. Сюлаев

ФГУП «РФЯЦ-ВНИИТФ им. академ. Е. И. Забабахина», г.Снежинск Челябинской обл.

В РФЯЦ-ВНИИТФ ведутся работы по созданию подсистемы «Моделирование системы автоматики (СА)», предназначенной для функционального и схемотехнического моделирования режимов работы СА изделия.

Помимо разработки библиотеки моделей приборов автоматики (ПА) на языке VHDL-AMS, была поставлена задача создания рабочей среды пользователя, в которой он мог бы составлять задание на моделирование СА и анализировать результаты расчетов.

Было принято решение: задание на моделирование СА формировать непосредственно в схемном редакторе «ЭЗ» САПР «СА» (рис. 1). Для каждого

устройства, представленного на схеме ЭЗ изделия (например, ЭВ1), можно программным способом извлечь имена цепей, к которым подключены контакты устройства. Это означает, что при наличии в библиотеке моделей соответствующей модели прибора автоматики, а именно, ТЭВ31 (рис. 2), появляется возможность взять ее заголовок и заменить в нем имена внешних узлов на имена соответствующих цепей из схемы ЭЗ. Повторив эту операцию для каждого устройства в схеме, сгенерируем совокупность строк, составляющих vhd-файл, необходимый для моделирования схемы изделия.

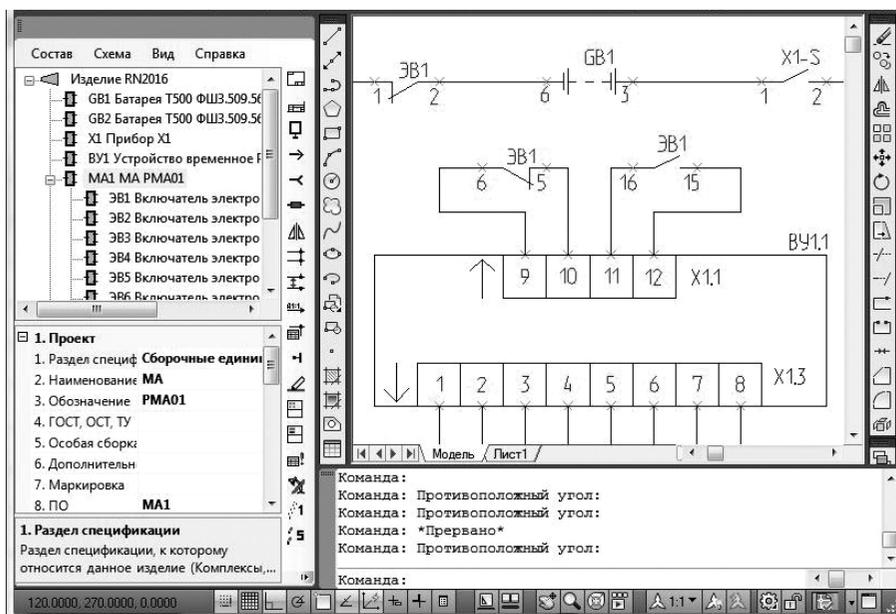


Рис. 1. Фрагмент схемы «ЭЗ» в окне схемного редактора

```
-----  
-- файл      : TEV31.vhd  
-- Автор     : Липатов А.Н.  
-- Создан    : 2013/08/08  
-- Изменен   : 2014/02/12  
-----  
-- Описание:  Модель включателя электромагнитного ТЭВ31  
-----  
library IEEE;  
use IEEE.electrical_systems.all;  
  
entity tev31 is  
    generic (Vsr : REAL := 14.0; -- напряжение срабатывания  
            Tsr : time := 12.0 ms; -- время срабатывания  
            Robm : REAL := 130.0; -- сопротивление обмотки  
            Ron : real := 1.0; -- сопротивление замкнутого контакта  
            Roff : real := 1.0e6; -- сопротивление разомкнутого контакта  
            port (terminal a1,b1,a2,b2,x1,x2,x3,x4,x5,x6,x7,x8,x9,x10,x11,x12,x13,x14,x15,x16,x17,x18,x19,x20 : electrical);  
end entity tev31 ;
```

Рис. 2. Заголовок модели на языке VHDL-AMS

Таким образом, мы можем сформулировать следующие дополнительные требования к схемному редактору «ЭЗ», необходимые для генерации файла в формате VHDL-AMS с описанием схемы:

- загружать из библиотечного файла заголовки моделей со списками параметров и внешних выводов (по команде пользователя);
- назначать каждому устройству из схемы ЭЗ требуемую модель и редактировать ее параметры (под управлением пользователя);
- автоматически генерировать строки вызова моделей с именами цепей ЭЗ, подставленными вместо имен интерфейсных узлов (по команде пользователя).

Возможность назначать составным частям (СЧ) изделия модели на языке VHDL-AMS была реализована в схемном редакторе «ЭЗ» с помощью диалогового окна «Параметры VHDL – моделей» (рис. 3).

В левой части диалогового окна расположено дерево состава, в котором отображаются СЧ изделия. После выбора в дереве состава нужной СЧ, ей можно назначить соответствующую модель из библиотеки eCAD. Для этого в списке моделей следует выбрать

имя заголовка модели, после чего ее параметры станут доступны для редактирования. После того как всем устройствам схемы назначены модели, следует нажать кнопку «Создать файл Testbench». В папке проекта будет сформирован файл описания схемы в формате VHDL-AMS, который имеет следующий вид (рис. 4).

Блок операторов *entity ... end entity* описывает внешний интерфейс файла типа TESTBENCH. После ключевого слова *terminal*, идет перечисление имен цепей, с помощью которых реализуются связи выводов моделей между собой. После ключевого слова *begin* следуют ссылки на модели приборов, в частности, X_MA1_EV6 является ссылкой на модель *tev31*. Оператор *generic map* содержит параметры экземпляра модели. Они могут отличаться от параметров «по умолчанию», если были скорректированы пользователем через диалоговое окно «Параметры VHDL - моделей». Оператор *port map* устанавливает связи выводов экземпляра модели с узлами (цепями) электрической схемы. Подобным же образом формируются ссылки на модели остальных приборов.

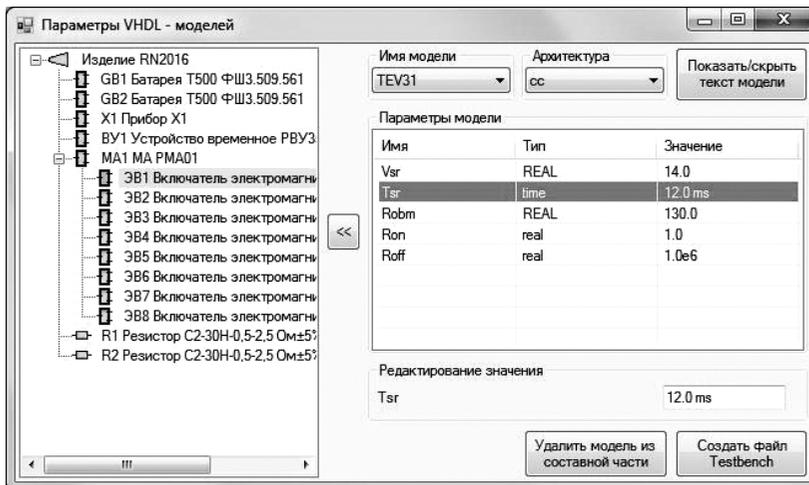


Рис. 3. Диалоговое окно «Параметры VHDL - моделей»

```

01 library IEEE, MGC_AMS;
02 use IEEE.electrical_systems.all;
03 use IEEE.MATH_REAL.all;
04 use MGC_AMS.CONVERSION.all;
05 use work.all;
06 use work.Common.all;
07
08 entity RN2016_tb is
09 end entity RN2016_tb;
10
11 architecture arch_RN2016 of RN2016_tb is
12
13     terminal E0004, E0005, E0006, E0007, E0008, E0009, E0010, E0012, E0013, E0018,
14     E0019, E0020, E0021, E0022, E0023, E0024, E0025, E0026, E0027, E0028,
15     E0029, E0030, E0031, E0032, E0033, E0034, E0035, E0036, E0037 : electrical;
16
17 begin
18     X_MA1_EV6 : entity TEV31 (cc)
19     generic map ( Vsr => 18.0, Tsr => 10.0 ms, Robm => 130.0, Ron => 1.0, Roff => 1.0e6 )
20     port map ( a1 => E0029, b1 => E0028, a2 => E0030, b2 => E0032, x1 => E0005,
21             x2 => E0004, x3 => ground, x4 => ground, x5 => ground, x6 => ground,
22             x7 => E0010, x8 => E0033, x9 => ground, x10 => ground, x11 => E0024,
23             x12 => E0031, x13 => E0027, x14 => E0028, x15 => ground, x16 => ground,
24             x17 => ground, x18 => ground, x19 => E0036, x20 => E0019 );
25     X_MA1_EV5 : entity TEV31 (cc)
26     generic map ( Vsr => 14.0, Tsr => 12.0 ms, Robm => 130.0, Ron => 1.0, Roff => 1.0e6 )
27     port map ( a1 => E0026, b1 => E0025, a2 => E0006, b2 => E0007, x1 => E0026,
28             x2 => E0013, x3 => ground, x4 => ground, x5 => ground, x6 => ground,
29             x7 => E0012, x8 => E0008, x9 => ground, x10 => ground, x11 => ground,
30             x12 => ground, x13 => E0024, x14 => E0025, x15 => ground, x16 => ground,
31             x17 => E0018, x18 => E0020, x19 => ground, x20 => ground );
32     X_MA1_EV4 : entity TEV31 (cc)
33     generic map ( Vsr => 14.0, Tsr => 12.0 ms, Robm => 130.0, Ron => 1.0, Roff => 1.0e6 )

```

Рис. 4. Фрагмент сформированного файла описания схемы в формате VHDL-AMS

Сформированный файл описания схемы в формате VHDL-AMS может быть запущен на «счет» в любой системе моделирования, которая работает с этим стандартным форматом. Мы использовали зарубежную систему моделирования «SV». Результаты моделирования удобнее всего представлять в графической форме в виде диаграмм токов, напряжений, логических сигналов и т.д. (рис. 5). Для этого в системе «SV» имеется удобный интерфейс «SV-Viewer». С его помощью можно не только визуализировать результаты моделирования, но и проводить несложные измерения и вычисления, используя графические данные.

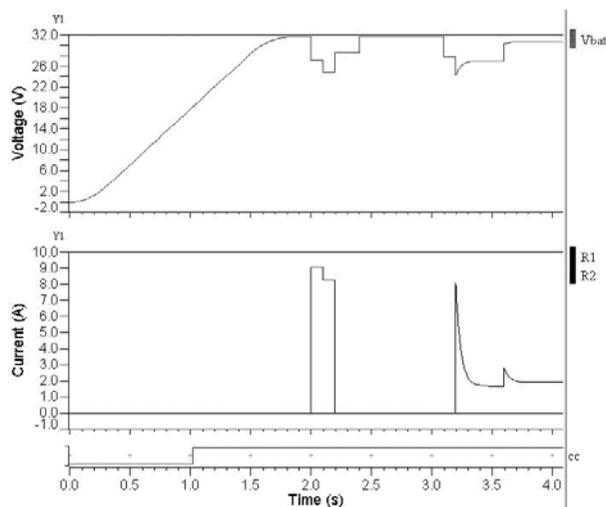


Рис. 5. Графическая часть результатов моделирования

Стандарт VHDL-AMS предоставляет возможность моделям в процессе счета писать (читать) информацию в файл (из файла). Такой возможностью удобно воспользоваться, например, для создания текстового log-файла (журнала событий) (рис. 6), который заполняется в процессе счета сообщениями, формируемыми моделями ПА в моменты времени, соответствующие ключевым событиям.

Таким образом, процесс VHDL-моделирования с использованием схемного редактора «ЭЗ» включает следующие этапы (рис. 7):

- создание библиотеки моделей элементов и устройств автоматики в формате VHDL, доступной как схемному редактору «ЭЗ», так и программе моделирования;
- создание моделей неэлектрической части СА и окружающей среды (атмосфера, баллистические уравнения, приемники давления и т. д.);
- автоматическое получение vhd-файла с описанием схемы из схемного редактора «ЭЗ» (предварительно всем устройствам схемы должны быть назначены модели). Этот файл формируется в папке проекта и получает имя X.vhd, где X – название проекта, преобразованное в латиницу.

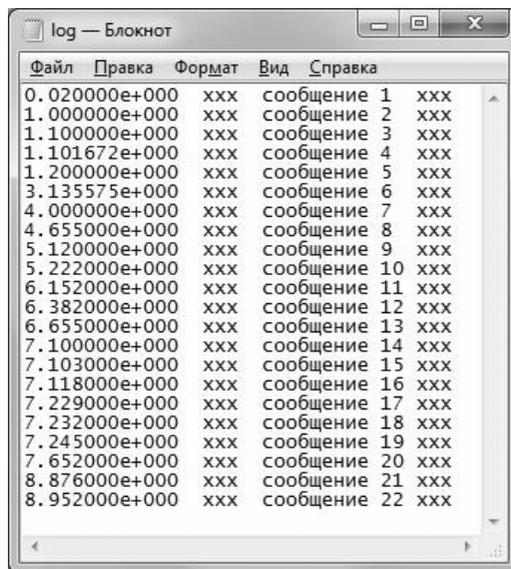


Рис. 6. Пример фрагмента текстового log-файла

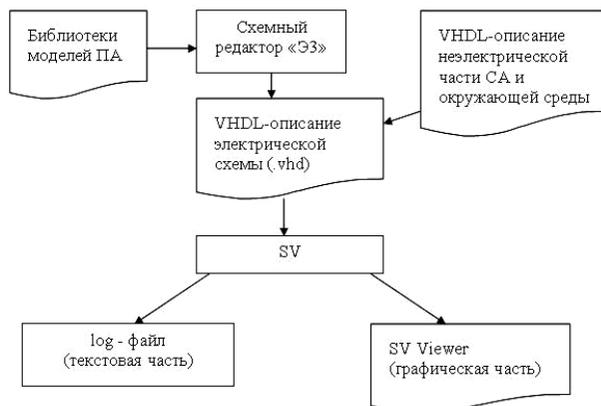


Рис. 7. Процесс VHDL-моделирования с использованием схемного редактора «ЭЗ»

Результаты

1) создан специальный интерфейс пользователя, сочетающий возможности схемного редактора «ЭЗ» САПР «СА» и системы моделирования «SV». С его помощью можно:

- создавать схему электрическую принципиальную в среде схемного редактора «ЭЗ»;
- назначать каждому устройству из схемы ЭЗ требуемую VHDL-модель и редактировать ее параметры;
- автоматически генерировать файл исходных данных для моделирования;

представлять результаты моделирования в виде журнала событий и временных диаграмм.

2) интерфейс пользователя отработан при моделировании фрагментов электрической схемы одного из изделий.