

Литература

1. Олесницкая К. К., Антипин И. А., Шубина М. А. Библиотека EFR для масштабируемого доступа к файловым данным на многопроцессорных ЭВМ // XI Забабахинские научные чтения: Тез. докл. Снежинск. 2012. С. 335–336.
2. Олесницкая К. К., Антипин И. А., Шубина М. А. Визуальная система тестирования библиотеки EFR. Диагностика и коррекция EFR-разрезов // X научно-техническая конференция «Модежь в науке»: Сб. докладов. Саров, 1–3 ноября, 2012. С. 34–39.
3. Qt Project. [Electronic resource]. Mode of access: <http://qt-project.org>.
4. Потехин А. Л., Логинов И. В., Козачек Ю. В. и др. ScientificView – параллельная система постобработки результатов, полученных при численном моделировании физических процессов // Вопросы атомной науки и техники. 2008. Вып. 4. С. 37–45.
5. Попова Н. В., Меньшикова А. К. Программа EFRViewer для числового анализа начальных и расчетных данных в задачах численного моделирования физических процессов // Вопросы атомной науки и техники. Сер. Математическое моделирование физических процессов. 2013. Вып. 3. С. 72–78.

МОДУЛЯРНО-СИСТОЛИЧЕСКАЯ СТРУКТУРА ДЛЯ ПАРАЛЛЕЛЬНО-КОНВЕЙЕРНЫХ ВЫЧИСЛЕНИЙ

И. П. Осинин, В. С. Князьков, Т. В. Князькова

Вятский государственный университет, г. Киров

Введение

Прогресс в области проектирования и производства вычислительной техники связан с повышением ее быстродействия. Физический предел стимулирует поиск принципиально новых подходов для решения этой задачи. Параллельные системы обработки информации являются эволюционным шагом в повышении быстродействия устройств вычислительной техники. Однако отсутствие «параллельной» математики, сложность программной и аппаратной реализации таких систем существенно ограничивают их применение. Одним из подходов к преодолению этих трудностей является использование модулярной арифметики (МА) [1] и непозиционной системы счисления – системы остаточных классов (СОК) [2].

Для достижения перечисленных достоинств используются оригинальные способы структурирования потоков для предельного распараллеливания вычислений. В частности, для повышения скорости вычислений применяется конвейерно-параллельное выполнение операций в однородной вычислительной среде (ОВС) над числами, представленными в СОК. Данное решение обеспечивает независимость обработки разрядов чисел. Кроме того, обеспечивается высокая скорость операций контроля вычислений, сокращаются аппаратные затраты при технической реализации предлагаемого вычислительного устройства.

1. Однородная вычислительная среда для параллельно-конвейерных вычислений

Вычислительное ядро состоит из вычислительных модулей, число которых равно n , где n – число модулей СОК. Каждый вычислительный модуль ведет вычисления по заранее определенному модулю и содержит две входные таблицы подстановок, выходную таблицу подстановок и ОВС.

С целью ускорения выполнения индексных преобразований целесообразно извлекать заранее высчитанную константу из таблицы подстановок (ТП). ТП представляет собой ассоциативную память, которая выполняет однотактную табличную выборку. Адрес (индекс), подаваемый на вход таблицы, определяет строку, содержащую константу и извлекаемую из ТП. Подобные вычисления с применением ТП назовем индексными. Организация вычислительного ядра в общем виде представлена на рис. 1.

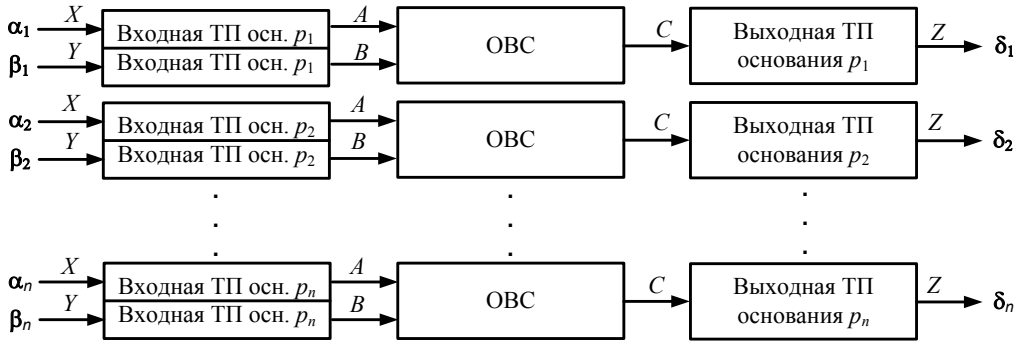


Рис. 1. Организация вычислительного ядра

Входные таблицы подстановок остатков первого α_i и второго β_i операнда имеют размерность $2 \cdot 2^m$ и $4 \cdot 2^m$ строк соответственно. Выходные таблицы подстановок результата δ_i имеют размерность $2 \cdot 2^m$ строк. Выполняемые ими преобразования по модулю p приведены в табл. 1 и 2.

Таблица 1

Преобразования входными таблицами подстановок

Вход U_1	Вход U_2	Операция	Преобразование ТП первого операнда	Преобразование ТП второго операнда
0	0	Сложение	$X = A$	$Y = B$
0	1	Вычитание	$X = A$	$Y = \bar{B} + 1$
1	0	Умножение	$X = \log_3 A _p$	$Y = \log_3 B _p$
1	1	Деление нацело	$X = \log_3 A _p$	$Y = (\log_3 B)^{-1} _p$

Таблица 2

Преобразования выходными таблицами подстановок

Вход U_1	Вход U_2	Операция	Преобразование выходной ТП при $Z < p$	Преобразование выходной ТП при $Z \geq p$
0	0	Сложение	$C = Z$	$C = Z - p$
0	1	Вычитание	$C = Z$	$C = Z - p$
1	0	Умножение	$C = 3^Z _p$	$C = 3^{Z-p} _p$
1	1	Деление нацело	$C = 3^Z _p$	$C = 3^{Z-p} _p$

ОБС для параллельно-конвейерного суммирования пар операндов, в общем виде организация которой представлена на рис. 2, имеет размерность $m_i + 1$ строк и $m_i + 1$ столбцов и состоит из $(m_i + 1)^2$ ЯОС, одноразрядных информационных входов $a_m - a_1$, одноразрядных информационных выходов $s_{m+1} - s_1$, где m_i – разрядность остатка p_i .

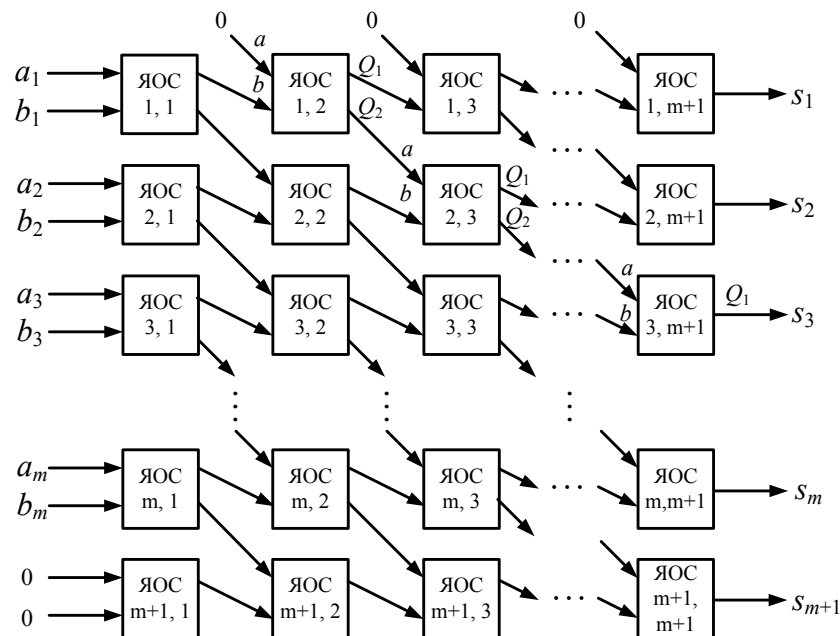


Рис. 2. Организация ОБС суммирования

ЯОС1 реализует следующую систему логических функций в базисе И-НЕ на триггерах Эрла:

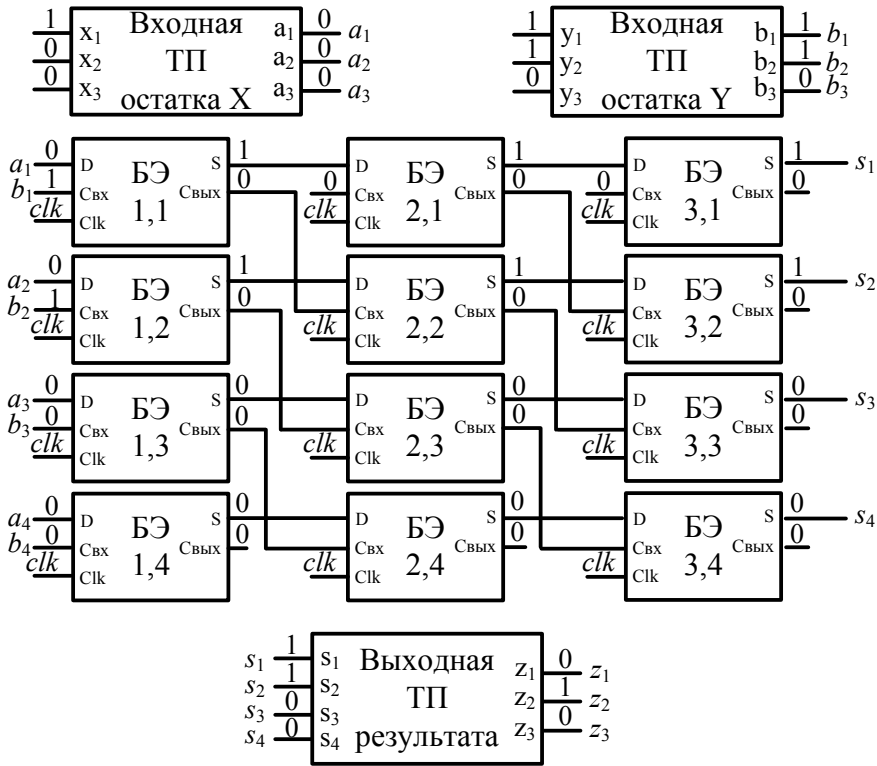
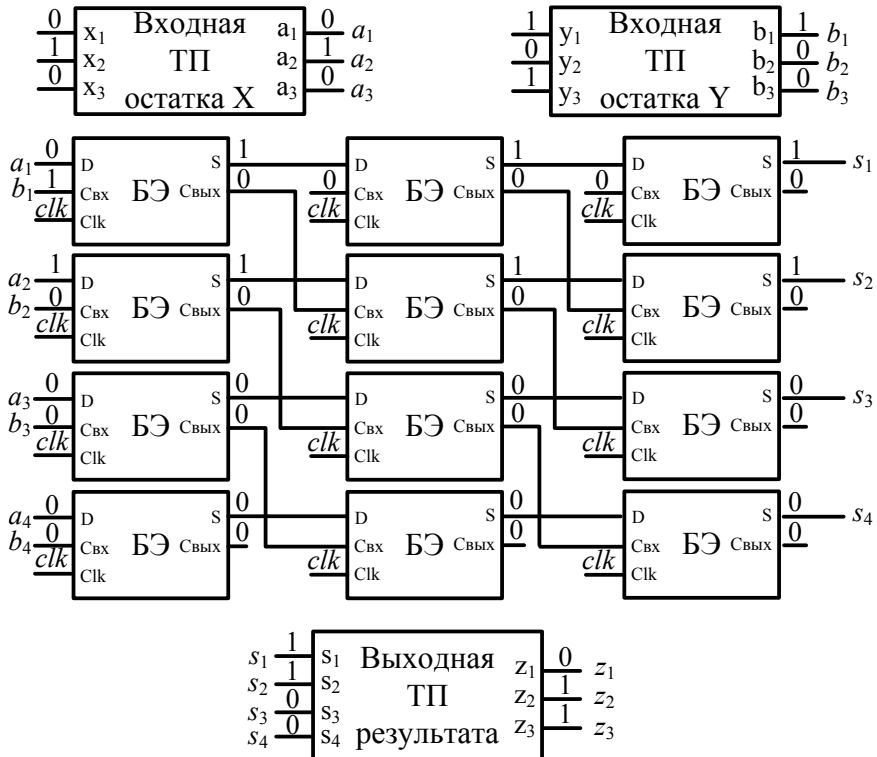
$$\begin{cases} Q_1^+ = \overline{\overline{cabr} \cdot \overline{Q_1 c} \cdot \overline{Q_1 abr}} \\ Q_2^+ = \overline{\overline{\overline{cabr} \cdot \overline{cabr} \cdot \overline{Q_2 c} \cdot \overline{Q_2 abr} \cdot \overline{Q_2 abr}}} \end{cases}$$

где Q_1^+ и Q_1 – состояние сигнала на одноразрядном выходе Q_1 в следующий и текущий момент времени, соответственно, Q_2^+ и Q_2 – состояние сигнала на одноразрядном выходе Q_2 в следующий и текущий момент времени, соответственно, c – вход синхронизации, r – вход сброса, a и b – одноразрядные информационные входы.

На входы операндов ОБС a_i и b_i подаются соответствующие разряды преобразованных остатков операндов, по фронту первого синхросигнала данные фиксируются в буферных триггерах. В течение такта происходит формирование промежуточного результата и разрядов переноса в старший разряд Q_2 . По следующему фронту синхросигнала сформированные данные фиксируются в следующем слое базовых элементов. Через $m + 1$ тактов работы искомый результат будет доступен на выходах $s_{m+1} - s_1$.

Таким образом, время одного такта синхронизации вычислительного ядра $t_{\text{ОБС}}$ сводится к времени срабатывания БЭ. В случае конвейерного режима работы результат операции будет выдаваться каждый такт работы устройства, независимо от типа арифметической операции.

Пример. Примем делимое $X = 16$, делитель $Y = -2$. Представление чисел в СОК в десятичной системе: $X(1; 2)$, $Y(3; 5)$. Пример реализации операции деление нацело в графическом виде по модулю $p_1 = 5$ и по модулю $p_2 = 7$ представлен на рис. 3 и 4 соответственно.

Рис. 3. Пример реализации операции деления по модулю $p_1 = 5$ Рис. 4. Пример реализации операции деления по модулю $p_2 = 7$

Вначале на входные таблицы подстановок (ТП) подаются исходные остатки операндов в двоичном представлении: $\alpha_1 = 001$, $\alpha_2 = 010$, $\beta_1 = 011$, $\beta_2 = 101$. ТП делимого выполняет преобразование из мультипликативной группы к аддитивной группе $A = |\log_3 1|_5 = 0$.

ТП делителя производит замену остатка Y на обратную величину, взятую по модулю $p_1 = 5$ с переходом из мультипликативной группы к аддитивной $B = \left| \log_3 \left(\frac{5+1}{3} \right) \right|_5 = |\log_3 2|_5 = 3$.

Полученные остатки A и B суммируются в ОВС. Затем с помощью выходной ТП осуществляется переход из аддитивной группы в мультипликативную группу с одновременной коррекцией результата $Z = |3^3|_5 = 2$.

Аналогично производится операция деления по модулю $p_2 = 7$. В данном случае делимое $X = 010$ заменяется заранее вычисленным числом $A: A = |\log_3 2|_7 = 2$.

Делитель Y заменяется числом $B = \left| \log_3 \left(\frac{14+1}{5} \right) \right|_7 = |\log_3 3|_7 = 1$.

Полученные остатки A и B суммируются в ОВС. Затем с помощью выходной ТП осуществляется переход из аддитивной группы в мультипликативную группу: $Z = |3^3|_7 = 6$.

Таким образом, остаточное представление частного операндов: $Z(2; 6)$, что соответствует действительности, $Z = \frac{X}{Y} = \frac{16}{(-2)} = (|1 \cdot 2|_5; |2 \cdot 3|_7) = (2; 6) = -8$.

Временная сложность Q_{n1} вычислительного ядра, выполняющего операции сложения и вычитания в ПСС, определяется произведением времени такта работы ОВС $T_{\text{овс}}$ на количество разрядов операндов n . Причем в конвейерном режиме возможно совмещение во времени обработки $m + 1$ пары операндов, где m – разрядность модулей СОК, т. е. $Q_{n1} = \frac{T_{\text{овс}} n}{m + 1}$.

Так как операции умножение и деление в ПСС сводятся к суммированию в дополнительном коде, для выполнения каждой из них потребуется n итераций, в этом случае временная сложность Q_{n2} этих операций составит $Q_{n2} = \frac{T_{\text{овс}} n^2}{m + 1}$.

Временная сложность Q_c вычислительного ядра, выполняющего операции в СОК, одинакова для всех арифметических операций, и в конвейерном режиме на каждую операцию необходим один такт синхронизации $T_{\text{овс}}$, т. е. $Q_c = T_{\text{овс}}$.

При этом время заполнения конвейера $T = t_{\text{вх.}mn} + (m + 1) \cdot t_{\text{я}} + t_{\text{вых.}mn}$, где $t_{\text{вх.}mn}$ – время задержки входной таблицы подстановок, $t_{\text{вых.}mn}$ – время задержки выходной таблицы подстановок, $t_{\text{я}}$ – время задержки ячейки ОВС, m – разрядность остатка. На рис. 5 представлен график зависимости временной сложности работы ОВС от разрядности операндов, где разрядность модулей $m = 8$.

Так как вычислительное поле ОВС универсально для выполнения операций как в СОК, так и в ПСС, то аппаратная сложность $R_{\text{овс}}$ определяется произведением размерности ОВС (n строк и $m + 1$ столбцов, где n – разрядность операнда, m – разрядность модуля p_i), т. е. произведением количества ЯОС1 на количество логических элементов в каждом из них (14 элементов И-НЕ), т. е. $R_{\text{овс}} = 14n(m + 1)$.

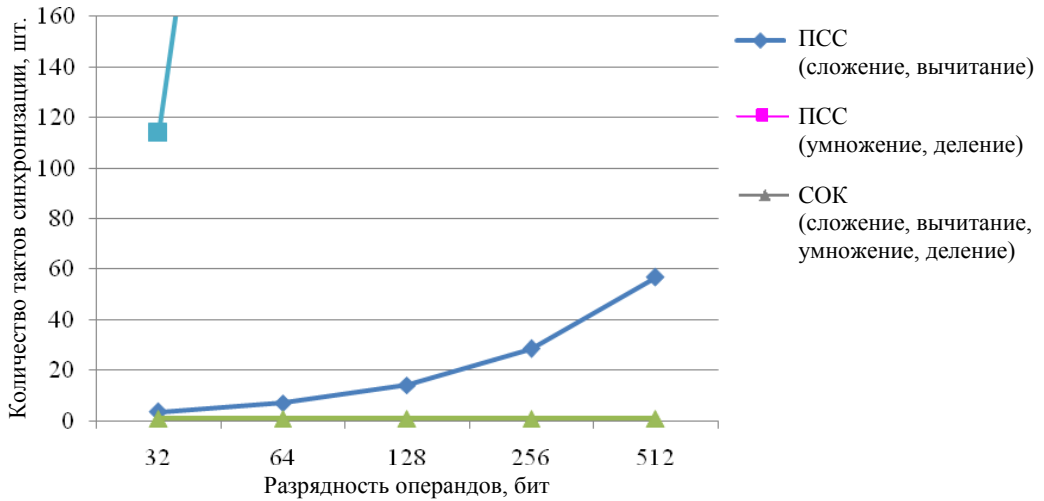


Рис. 5. График зависимости временной сложности от разрядности операндов

На рис. 6 представлен график зависимости аппаратной сложности работы ОВС от разрядности операндов в предлагаемом процессоре.



Рис. 6. График зависимости аппаратной сложности от разрядности операндов

Таким образом, полученное выражение временной сложности устройства показывает пропорциональную зависимость от разрядности операндов для операций сложения и вычитания, выполняемых в ПСС.

Для операций умножения и деления эта зависимость является квадратичной. При выполнении операций в СОК временная сложность не зависит ни от типа операции, ни от разрядности операндов. Так, например, скорость суммирования двух 64-разрядных чисел в предлагаемом процессоре 7,11 раз выше при выполнении операции в СОК по сравнению с ПСС. Аналогично, скорость умножения двух 64-разрядных чисел в 455,11 раз выше при выполнении операции в СОК. Аппаратная сложность ОВС при этом примерно одинакова для ПСС и СОК и прямо пропорциональна разрядности операндов.

Заключение

Выполнение арифметических операций в предложенных устройствах, построенных на базе системы остаточных классов, выгодно отличается от своих позиционных аналогов. При этом показано, что максимальное распараллеливание арифметических операций возможно при параллельно-конвейерном режиме обработки данных с помощью однородной вычислительной среды.

В этом случае скорость выполнения таких арифметических операций как: сложение, вычитание, умножение и деление нацело не зависит от разрядности операндов и сводится к времени срабатывания ячейки ОВС.

В результате оценки эффективности предлагаемого арифметического устройства установлено, что при одинаковых аппаратных затратах скорость вычислений в СОК после заполнения $m + 1$ ступеней конвейера будет в $n/(m+1)$ раз выше для операций сложения и вычитания и в $n^2/(m+1)$ раз выше для операций умножения и деления по сравнению с ПСС, где n – разрядность операндов, m – разрядность оснований СОК.

Так, например, скорость суммирования двух 64-разрядных чисел в предлагаемом процессоре в 7,11 раз выше при выполнении операции в СОК по сравнению с ПСС. Аналогично, скорость умножения двух 64-разрядных чисел в 455,11 раз выше при выполнении операции в СОК.

Литература

1. Акушский И. Я. Машинная арифметика в остаточных классах. М.: Советское радио, 1968.
2. Алексин Ю. П. Мультиконвейерные вычислительные структуры на однородных средах. Львов: ФМИ АН УССР, 1986.
3. Регистрационное свидетельство № 2012610583 РФ. Модулярно-систолический процессор с реконфигурируемой микроархитектурой / Осинин И. П., Князьков В. С. 10.01.12.
4. Осинин И. П., Князьков В. С. Однородная модулярно-систолическая структура для массовых арифметических вычислений // IV Международная научная конференция «Суперкомпьютерные системы и их применение (SSA-2012)»: Сб. материалов. Минск: ОИПИ НАН Беларуси, 2012. С. 122–126.
5. Червяков Н. И. Модулярные параллельные вычислительные структуры нейропроцессорных систем. М.: Физматлит, 2003.

ИССЛЕДОВАНИЕ 3D-МОДЕЛИ SolidWorks ЛЕТАТЕЛЬНОГО АППАРАТА В СРЕДЕ Matlab С ИСПОЛЬЗОВАНИЕМ СИСТЕМЫ МОДЕЛЕЙ

В. М. Понятский, И. В. Кислинский

ОАО «Конструкторское бюро приборостроения им. А. Г. Шипунова», г. Тула

В настоящее время для проектирования механических систем используется система автоматизированного проектирования SolidWorks, а для проведения инженерного анализа – система математического моделирования Matlab.

SolidWorks обеспечивает высокую эффективность и качество разработки твердотельных моделей деталей и узлов механизмов. Имеется возможность подключения дополнительных расчетных модулей для проведения узконаправленного инженерного анализа: расчет прочности (COSMOSWorks), расчет кинематики (COSMOSMotion) и т. д.